

LIQUID CRYSTAL PANEL

Publication number: JP4184318

Publication date: 1992-07-01

Inventor: MURATA HIDETO

Applicant: MATSUSHITA ELECTRIC IND CO LTD

Classification:

- international: G02F1/1345; G02F1/133; G09F9/00; G09F9/30;
G02F1/13; G09F9/00; G09F9/30; (IPC1-7): G02F1/133;
G02F1/1345; G09F9/30

- european:

Application number: JP19900313291 19901119

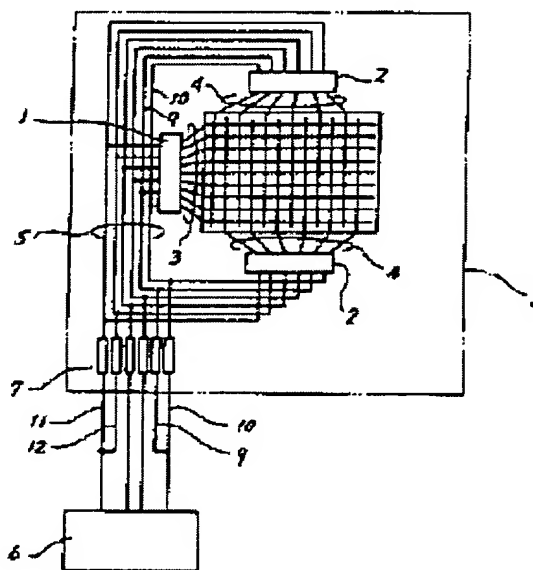
Priority number(s): JP19900313291 19901119

Report a data error here

Abstract of JP4184318

PURPOSE: To improve S/N in an analog signal system and to prevent the degradation in noise margin in a digital signal system by independently forming the ground lines for analog signals and digital signals.

CONSTITUTION: The clock signals necessary for driving an IC 1 for outputting gate signals and an IC 2 for outputting source signals, power sources and various timing signals, etc., are generated in a signal generating section 6 of the liquid crystal panel packaged with an LSI for driving liquid crystals and are transmitted from an electrode section 7 to a bus line 5. The electrode section 7 and the bus line 5 are the wirings formed on a glass substrate 8. A large current flows at the rise and fall of the pulse in the digital signal system in the case of ordinary wirings and, therefore, the S/N of the analog system is lowered. The analog signals of high frequencies lower the noise margin of the digital signals. The ground line 9 of the analog signal system and the ground line 10 of the digital signal system are formed completely electrically independently on the glass substrate in order to solve the above-mentioned problems. The power source line is also divided to the line 11 for digital signals and the line 12 for analog signals.



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平4-184318

⑤ Int.Cl.⁵

識別記号

庁内整理番号

④ 公開 平成4年(1992)7月1日

G 02 F 1/133
1/1345
G 09 F 9/30

5 5 0
3 4 6

7634-2K
9018-2K
7926-5G

審査請求 未請求 請求項の数 1 (全3頁)

⑬ 発明の名称 液晶パネル

⑭ 特 願 平2-313291

⑮ 出 願 平2(1990)11月19日

⑯ 発 明 者 村 田 英 人 大阪府門真市大字門真1006番地 松下電器産業株式会社内
⑰ 出 願 人 松下電器産業株式会社 大阪府門真市大字門真1006番地
⑱ 代 理 人 弁理士 森本 義弘

明 細 書

1. 発明の名称

液晶パネル

2. 特許請求の範囲

1. ガラス基板上にチップ部品を実装する工法により実装された表示素子駆動用のICを有し、そのICの入出力信号がデジタル信号、アナログ信号の両方を有する液晶パネルにおいて、デジタル信号用のグラウンドラインと、アナログ信号用のグラウンドラインがガラス基板上で完全に独立していることを特徴とする液晶パネル。

3. 発明の詳細な説明

産業上の利用分野

本発明は液晶パネル、とりわけ液晶駆動用のIC(ドライバーIC)をCOG(Chip On Glass)工法などによりガラス基板上に実装したアクティブ・マトリクス型の液晶パネルに関するものである。

従来の技術

COG工法を用いずに、液晶パネルを駆動しよ

うとした場合は、フィルムキャリアなどを用いて、駆動用ICの出力端子のみをガラス基板上の電極に接続し、入力端子は直接またはフィルムキャリアを介してプリント基板上のパターンに接続される。よって、駆動用ICの入力端子は直接ガラス基板上の電極に接続されることがないため、ガラス基板上の電極とIC端子の接触抵抗などの影響を考える必要はなかった。

しかしながら、パネルから引き出された電極数はパネルの画素数が増えるとともに増加し、複数個の液晶駆動用LSIをフィルムキャリアなどによりパネルの外部に取り付けることは液晶パネルの小型化を妨げる要因であった。そこで、コンパクトに、かつ高信頼性・低コストで接続するために、パネルのガラス基板上に液晶駆動用LSIを直接実装するCOG実装工法が今日の主流となりつつある。

発明が解決しようとする課題

ところが、COG工法を用いることにより、IC駆動用の信号がパネルすなわちガラス基板上に

特開平4-184318(2)

与えられてから、ICの入力端子に供給されるまでの配線抵抗（通常、ガラス基板上ではA1配線が用いられる）、およびIC端子とガラス基板上の電極との接触抵抗は無視できない値になってしまう。特に量産においては、配線抵抗、接触抵抗の温度、湿度などの動作環境によるばらつき、および製造工程におけるばらつき要因が考えられ、十分余裕を持たせた設計にする必要がある。また、最も電流の流れるグランド端子は配線抵抗による影響を大きく受けてしまい、中でもデジタル信号系の端子はパルスの立ち上がり立ち下がりに大電流が流れるため、アナログ系の信号のS/N比を低下させる要因となる。また、高周波のアナログ信号はデジタル信号のノイズマージンを低下させる原因となる。

通常、プリント基板上の回路では、グランドラインに生ずるスパイクノイズや高周波成分をバイパスコンデンサなどを用いて除去することができる。特にデジタルICのグランドライン間にはバイパスコンデンサを挿入するのは常識的である。

タル信号系においてはノイズマージンの低下を防ぐことが可能である。

実施例

以下、本発明の一実施例について、図面に基づいて説明する。

第1図は本発明の実施例におけるCOG実装工法を用いて液晶駆動用のLSIを実装したアクティブマトリクス型の液晶パネルの回路図を示したものである。図において、1は薄膜トランジスタのゲート信号出力用IC、2は同じく薄膜トランジスタのソース信号出力用IC、3および4はゲート出力信号線およびソース出力信号線であり、それぞれゲート配線、ソース配線に接続されている。5は各ICへの入力信号を供給するバスラインであり、各ICを駆動するのに必要なクロック信号、電源、各種タイミング信号などが含まれる。これらの信号は信号発生部6で発生させ、電極部7よりバスライン5に伝わる。ここで、電極部7、バスライン5はガラス基板8上に形成された配線である。前記バスライン5のうち9はアナログ信

ところが、ガラス基板上の場合はコンデンサを実装するのはコストがかかる上、工法的にも難しい。また、ガラス基板上の多層配線パターンを利用してコンデンサを形成した場合は、容量を作れば作るほど層間ショート確率が増大し、パネル歩留りは低下してしまう。

本発明はこのような課題を解決するもので、アナログ信号系においてはS/N比を向上させ、デジタル信号系においてはノイズマージンの低下を防止することを目的とするものである。

課題を解決するための手段

この課題を解決するために本発明は、ガラス基板上において、アナログ信号系のグランドラインと、デジタル信号系のグランドラインの2種類を用い、これらを電氣的に完全に独立させるものである。

作用

この構成により、アナログ系の信号と、デジタル系の信号の相互干渉の低減化を図り、アナログ信号系においてはS/N比を向上させ、ディジ

タル信号系においてはノイズマージンの低下を防ぐことが可能である。

号用グランドライン、10はデジタル信号用グランドラインであり、各IC1、2および電極部7もアナログ信号用とデジタル信号用の2種類に分かれている。また、パネルと信号発生部6との間で、アナログ信号用グランドライン9とデジタル信号用グランドライン10をショートさせている。この部分は配線抵抗の低い銅線などを用いるため、2種類のグランドラインを独立させる必要がないからである。また、11はデジタル信号用の電源ライン、12はアナログ信号用の電源ラインであり、グランドライン9、10と同様に、各IC1、2および電極部7もアナログ信号用とデジタル信号用の2種類に分かれており、パネルと信号発生部6との間でショートさせている。

発明の効果

本発明は以上の通りであり、低抵抗化が困難であるガラス基板上の配線において、アナログ信号用とデジタル信号用のグランドラインを独立させることで、アナログ信号系においてはS/N比を向上させ、デジタル信号系においてはノイズ

特開平4-184318(3)

マージンの低下を防ぐことで、動作余裕度の高い液晶パネルが実現できる。

4. 図面の簡単な説明

第1図は本発明の一実施例におけるCOG実装工法を用いて液晶駆動用のLSIを実装したアクティブマトリクス型の液晶パネルの回路図を示したものである。

1…ゲート信号出力用IC、2…ソース信号出力用IC、3…ゲート出力信号線、4…ソース出力信号線、5…バスライン、6…信号発生部、7…電極部、8…ガラス基板、9…アナログ信号用グラウンドライン、10…デジタル信号用グラウンドライン、11…デジタル信号用電源ライン、12…アナログ信号用電源ライン。

代理人 森 本 義 弘

第1図

